

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-008179

(43)Date of publication of application : 12.01.2001

(51)Int.Cl.

H04N 7/10
H03J 5/24
H04B 1/16
H04B 1/18
H04B 1/26
H04N 7/16

(21)Application number : 11-358749

(71)Applicant : SHARP CORP

(22)Date of filing : 17.12.1999

(72)Inventor : MATSUURA SHUJI

(30)Priority

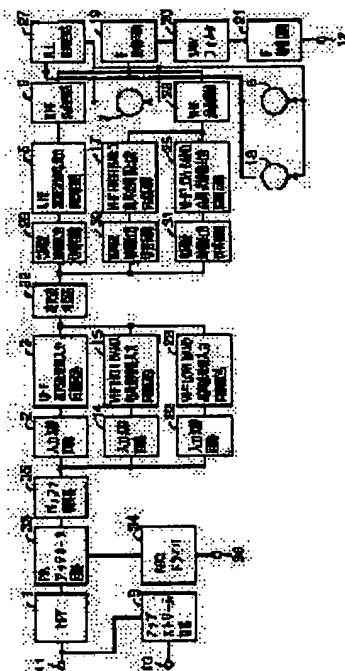
Priority number : 11116600 Priority date : 23.04.1999 Priority country : JP

(54) TUNER FOR CATV

(57)Abstract

PROBLEM TO BE SOLVED: To provide a tuner for a CATV for reducing power consumption and for improving the distortion of a signal.

SOLUTION: A tuner is provided with a receiving part for receiving a signal introduced from a CATV station by an HPF1, and in the receiving part, the signal is attenuated by a PIN attenuator circuit 33 with a gain based on the signal level, and amplified across a wide frequency band by a buffer amplifier 35, and high frequency components are amplified by a high frequency amplifier 32, and converted into desired intermediate frequencies by a frequency converting circuit constituted of oscillation circuits 7 and 8 and 13 and mixing circuits 6 and 28, and the signal is IF-amplified by an IF amplifier 19, and outputted from a terminal 12. Thus, the input signal from the circuit 33 to the post-amplifiers 32 and 35 can be prevented from being turned into a high level. Therefore, any signal distortion at the time of amplification can be improved, and supply currents to the amplifier can be reduced.



LEGAL STATUS

[Date of request for examination] 11.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-8179

(P2001-8179A)

(43)公開日 平成13年1月12日(2001.1.12)

(51)Int.Cl. ⁷	識別記号	F I	テマコード ⁸ (参考)
H 0 4 N 7/10		H 0 4 N 7/10	
H 0 3 J 5/24		H 0 3 J 5/24	C
H 0 4 B 1/16		H 0 4 B 1/16	R
1/18		1/18	E
1/26		1/26	N
審査請求 未請求 請求項の数9 O L (全 19 頁) 最終頁に続く			

(21)出願番号 特願平11-358749

(22)出願日 平成11年12月17日(1999.12.17)

(31)優先権主張番号 特願平11-116600

(32)優先日 平成11年4月23日(1999.4.23)

(33)優先権主張国 日本(J P)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 松浦 修二

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100064746

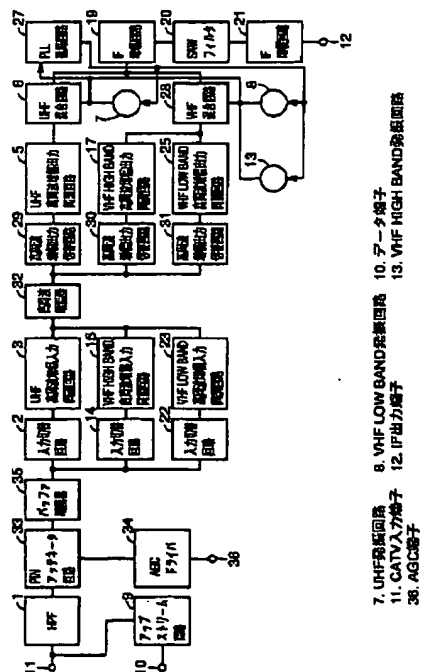
弁理士 深見 久郎

(54)【発明の名称】 CATV用チューナ

(57)【要約】

【課題】 消費電力の低減と信号の歪み改善が図られるCATV用チューナを提供する。

【解決手段】 チューナはCATV局からHPF1により導入された信号を受信する受信部を有し、受信部では信号がPINアッテネータ回路33でその信号レベルに基づく利得で減衰された後にバッファ増幅器35で広い周波数帯域にわたり増幅され、高周波増幅器32で高周波成分が増幅されて発振回路7、8および13ならびに混合回路6と28とからなる周波数変換回路で所望の中間周波数に変換され、IF増幅器19でIF増幅され、端子12から出力される。回路33より後段の増幅器32と35への入力信号が高レベルとなるのが防止されるので、増幅時の信号歪みを改善でき、また増幅器への供給電流も低減できる。



【特許請求の範囲】

【請求項 1】 C A T V (ケーブルテレビジョン) 局へデータ信号を送出するためのアップストリーム回路と、前記 C A T V 局からの多波の下り信号を前記データ信号を除去しながら導入するためのハイパスフィルタと、前記ハイパスフィルタにより導入された下り信号を受信するための受信部とを備えた C A T V 用チューナであって、

前記受信部は、

前記下り信号を受けて所定の利得で減衰させた後に増幅して出力する利得制御手段、

前記利得制御手段からの出力信号を受けて、異なる周波数帯域による各系統ごとの周波数信号を抽出する高周波増幅部、

前記高周波増幅部から出力された信号を各系統について所定の中間周波数の信号に変換して出力する周波数変換回路、および前記周波数変換回路からの出力信号を増幅して出力する中間周波数増幅回路を備えた、C A T V 用チューナ。

【請求項 2】 前記 C A T V 局から前記多波の下り信号とは異なる帯域の下りデータ信号がケーブルを介して前記受信部に入力されていて、

前記受信部は、前記下りデータ信号を分岐して出力する分岐回路を含む、請求項 1 に記載の C A T V 用チューナ。

【請求項 3】 前記高周波増幅部は、

前記利得制御手段からの出力信号を受けて、周波数帯域により複数系統に選択して出力する入力選択回路と、

前記複数系統のそれぞれについて設けられ、前記入力選択回路で選択された各系統の信号を入力して所望の周波数に同調させて出力する高周波増幅入力同調回路と、

前記複数系統について共通して 1 系統のみ設けられ、前記高周波増幅入力同調回路のそれぞれからの出力信号を増幅して出力する高周波増幅回路と、

前記高周波増幅回路からの出力信号を受けて前記複数系統に選択的に出力する出力選択回路と、

前記複数系統のそれぞれについて設けられ、前記出力選択回路から選択して出力された各系統の信号を受けて、所望の周波数に同調させて出力する高周波増幅出力同調回路を含む、請求項 1 または 2 に記載の C A T V 用チューナ。

【請求項 4】 前記高周波増幅部は、

前記入力部からの出力信号を受けて周波数帯域により複数系統に選択して出力する入力選択回路と、

前記複数系統のそれぞれについて少なくとも 2 系統設けられ、前記入力選択回路で選択された少なくとも 2 系統の信号が入力され、所望の周波数以外の周波数を遮断する高周波フィルタ回路と、

前記複数系統について共通して 1 系統のみ設けられ、前記高周波フィルタ回路からの出力信号を増幅して出力す

る高周波増幅回路と、

前記高周波増幅回路からの出力信号を受けて前記少なくとも 2 系統の信号に選択して出力する出力選択回路と、前記複数系統のそれぞれについて設けられ、前記出力選択回路から出力された少なくとも 2 系統の信号を受け、前記複数系統のそれぞれの所望の周波数に同調して出力する高周波増幅出力選択回路を含む、請求項 1 または 2 に記載の C A T V 用チューナ。

【請求項 5】 前記入力部は、

前記下り信号を入力して前記所定の利得で減衰させて出力する減衰回路と、

前記減衰回路の出力信号を受けて広帯域にわたり増幅して出力するバッファ増幅回路とを含む、請求項 3 または 4 に記載の C A T V 用チューナ。

【請求項 6】 前記所定利得は、前記高周波増幅部における入力信号レベルに基づいて可変的に設定される、請求項 1 から 4 のいずれかに記載の C A T V 用チューナ。

【請求項 7】 前記入力選択回路および前記出力選択回路の少なくともいずれか一方は、入力信号のレベルに基づいて動作する複数のスイッチング素子と、前記複数のスイッチング素子の動作において切替制御される複数のインダクタ素子とを含み、前記複数のスイッチング素子の動作に応じて前記複数のインダクタ素子の切替制御により前記入力信号を前記複数系統に選択して出力する、請求項 4 から 6 のいずれかに記載の C A T V 用チューナ。

【請求項 8】 前記高周波フィルタ回路は、それぞれの遮断周波数が可変のハイパスフィルタおよびローパスフィルタの組合せ回路を含む、請求項 4 に記載の C A T V 用チューナ。

【請求項 9】 前記高周波増幅器はバイポーラトランジスタまたはデュアルゲートトランジスタを含む、請求項 2 または 4 に記載の C A T V 用チューナ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ケーブルテレビジョン（以下、C A T V と称する）の空きチャネルを利用して家庭において高速データ通信を行なわせるために用いられるケーブルモデムに搭載されるケーブルモデム用チューナや別の周波数帯域を利用して家庭で高速データ通信を行なうデジタルセットボックス（以下、S T B と称する）に用いられるような C A T V 用チューナに関する。

【0002】

【従来の技術】C A T V では家庭の引込み線を同軸ケーブルのままにしておき、幹線ネットワークを光ファイバ化した H F C (Hybrid Fiber/Coax の略) の導入が進められている。家庭に数 M ビット/秒の広帯域データ通信サービスを提供しようとしているため、もはや先端技術ではない 6 4 Q A M (Quadrature Amplitude Modulat

ionの略)でも帯域幅6MHzで伝送速度30Mビット/秒の高速データラインを作ることができる。これにケーブルモデムが使用される。CATVの空きチャンネルを利用して4Mビット/秒~27Mビット/秒の高速データ通信が実現できる。

【0003】図11は従来のケーブルモデム用チューナのブロック図である。CATV信号においてケーブルモデム用チューナから図示されないCATV局側に向けて送信される上り信号は5MHz~42MHzにて運用され、CATV局側よりケーブルモデム用チューナに向けて送信される下り信号は54MHz~860MHzにて運用されて、該チューナのCATV入力端子11を介してケーブルの回線に送出される。ケーブルモデムより送信された上り信号はCATV局(システムオペレータ)のデータレシーバにて受信され、センターのコンピュータに入る。また、ケーブルモデムの内部では上り信号はデータ端子10に図示されないQPSK送信機からの直交位相変位変調(QPSK)されたデータ信号が導入される。このデータ信号は、アップストリーム回路9と入力端子11を介してCATV局に送信される。

【0004】他方、下り信号は図11のチューナの5~42MHzを減衰域とし54MHz以上を通過域とする、IF(中間周波数の略)フィルタであるHPF(ハイパスフィルタの略)1からバッファ増幅器35に与えられて、以降の各回路に与えられる。

【0005】以降の各回路は、470~860MHzを有するUHFバンド(B3バンド)、170~470MHzを有するVHF Highバンド(B2バンド)および54~170MHzを有するVHF Lowバンド(B1バンド)のそれぞれについて受信回路を構成する。ただし、バンド分割はこれに特定されない。

【0006】またケーブルモデム用チューナは上述した受信回路のほかに、IF増幅回路19および21、SAWフィルタ20、IF出力端子12およびPLL選周回路27を含む。

【0007】前述したB1~B3バンドのそれぞれについての受信回路は、スイッチングダイオードによる切替方法または帯域分割によるフィルタを用いた方法が適用される入力切替回路200、140および220のそれぞれとUHF高周波増幅入力同調回路300、VHF HIGH BAND高周波増幅入力同調回路150およびVHF LOW BAND高周波増幅入力同調回路230のそれぞれと、UHF高周波増幅器4、VHF HIGH BAND高周波増幅器16およびVHF LOW BAND高周波増幅器24のそれぞれと、UHF高周波増幅出力同調回路50、VHF HIGH BAND高周波増幅出力同調回路170およびVHF LOW BAND高周波増幅出力同調回路250のそれぞれ

と、UHF混合回路6、VHF HIGH BAND混合回路18およびVHF LOW BAND混合回路26

のそれぞれと、前述の混合回路のそれぞれに対応したUHF発振回路7、VHF HIGH BAND発振回路13およびVHF LOW BAND発振回路8のそれぞれを含む。

【0008】高周波増幅器4、16および24にはデュアルゲート型のMOSFETの素子が一般的に使用されてAGC端子36からのAGC電圧はこの素子のゲート電極に印加されるので、これら増幅器における利得はAGC電圧により制御される。

【0009】入力切替回路200、140および220は、B1~B3バンドの受信信号を入力して所定周波数帯域の受信信号のみ選択的に出力する。

【0010】高周波増幅入力同調回路300、150および230は、入力切替回路200、140および220で選択出力された各受信信号を各バンドにおいて同調コイルなどを用いてそれぞれ所望の周波数(希望チャンネルの周波数)に同調させ出力する。

【0011】高周波増幅器4、16および24のそれぞれは、高周波増幅入力同調回路300、150および230からの出力信号を各バンドにおいてAGC(自動利得制御)電圧が供給されるAGC端子36の電圧レベルに基づいて信号歪などのSN比の劣化を防止するように増幅し出力する。AGC端子36に供給されるRF(高周波)AGC電圧は、高周波増幅器4、16および24のデュアルゲート型のMOSFETのゲート電極に供給されて、高周波増幅器の電力利得を入力信号レベルが60dBμ以下においてはフルゲインにて動作し、また60dBμ以下の入力信号レベルにおいては該チューナの出力レベルが常に一定レベルとなるように作用して、信号に関して歪などのSN比の劣化が防止される。

【0012】高周波出力増幅出力同調回路50、170および250のそれぞれは、高周波増幅器4、16および24のそれぞれの出力信号を各バンドにおいて同調コイルなどを用いて所望の周波数に同調させて出力する。

【0013】局部発振回路7、13および8のそれぞれは、各バンドに対応の所定の中間周波数を作るために安定発振し、混合回路6、16および26のそれぞれは高周波増幅出力同調回路50、170および250のそれぞれから出力された信号を対応の局部発振回路からの発振信号により所望の中間周波数信号に変換するので、局部発振回路7、13および18と混合回路6、18および26とにより各バンドについての周波数変換回路が形成される。

【0014】その後、各受信回路の出力信号はIF増幅回路19にて所定レベルに増幅後、SAWフィルタ20およびIF増幅回路21により所定レベルに周波数変換され、IF出力端子12を介して出力される。

【0015】動作において、下り信号はHPF1を通して、入力切替回路200、140および220に与えられるので、3つの受信回路のうち下り信号の周波数が

該回路の動作周波数に該当する受信回路のみが動作し、他の受信回路は動作しない。なお、各受信回路の動作は共通である。

【0016】次に、各バンドの受信回路について説明する。CATV信号は入力切替回路200、140および220ならびに高周波増幅入力同調回路300、150、および230を介して高周波増幅器4、16および24にて増幅された後、高周波増幅出力同調回路50、170および250を介して受信信号として導出される。

【0017】その後、受信信号は混合回路6、18および26ならびに局部発振回路7、13および8により所望中間周波数信号に変換されて、IF増幅回路19と21およびSAWフィルタ20にてLOW IF変換されて出力端子12に導出される。

【0018】なお、これら一連の動作は、図示されないCPUよりPLL選局回路27に選局データが送出されてこれに基づいてチャンネル選局が行なわれると同時にバンド特性に応じバンド切替の入力切替回路が動作して、各バンドの電源供給の切替が行なわれることで実現される。

【0019】また、特開平10-304261号公報にも、同様な構成を有したケーブルモデム用チューナが示されている。

【0020】

【発明が解決しようとする課題】上述した従来のケーブルモデム用チューナでは、常時待機受信を行なうように動作するので、低消費電力が要求されるが、上述のダブルコンバージョン方式のケーブルモデム用チューナでは待機状態での消費電力が0.7〜1Wを要し、作動時の消費電力に比べて大きな値になる。

【0021】つまり、従来のケーブルモデム用チューナにおいては高周波増幅回路4、16および24を備えて、それぞれ独立して動作するので、各回路の動作切替のための電流が必要とされ、またバッファ増幅器35においてCATVの多波信号が受信された場合に受信信号に歪が発生しやすくなるので、これを解消するためにバッファ増幅器35のデバイスに多くの供給電流が必要とされるからである。

【0022】また、上述したようにCATV用受信器であるケーブルモデム用チューナでは、多波信号を共同で受信するため、受信帯域全域にわたり入力リターンロスが6dB以上必要とされる。このため、従来のケーブルモデム用チューナの入力回路にはバッファ増幅器35を挿入し、入力リターンロスの改善が行なわれている。また、前述した従来のケーブルモデム用チューナでは、高周波増幅器4、16および24の段においてAGCをかけていたが、このようなシステムでは相互変調歪および混合変調歪が発生しやすい。

【0023】つまり図11の高周波増幅器4、16およ

び24にAGCをかけているが、これら高周波増幅器には一般的にデュアルゲート型MOSFETが採用されており、AGC動作時のリニアリティは好ましくない。さらにバッファ増幅器35により信号レベルが増幅されているので、後段の高周波増幅器4、16および24に印加される信号レベルが高くなって高周波信号成分の増幅時に相互変調歪および混合変調歪が発生しやすくなる。

【0024】また、上述した従来のケーブルモデム用チューナでは、高周波増幅器4、16および24に用いられるデュアルゲート型MOSFETの素子の性質上、AGC動作により入出力における高周波パラメータ成分が変動し波形歪（波形変動）が生じ、いわゆる伝送歪が発生しやすい。

【0025】また、高周波増幅器4、16および24のデバイスの特性に上述したような不都合を有しているのでAGCによる信号伝送歪（振幅歪）が発生しやすく改善することが極めて困難であった。

【0026】また、上述した従来のケーブルモデム用チューナの高周波増幅回路4、16および24は各バンドごとに設けられていたので、回路部品の点数が多くなり経済性にすぐれない。

【0027】上述の図11は、ケーブルモデム用チューナを示したが、最近ではデジタルセットトップボックス（STB）と呼ばれるCATV用チューナがある。ケーブルモデムでは、CATV局側から送られてくる下りのデータ信号をテレビジョンモニタに表示するものであるのに対して、STBではCATV局側から送られてくるQPSK変調された下りのデータ信号をチューナ部から分岐し、CPUで処理してパーソナルコンピュータに出力できるようにしたものである。

【0028】このため、ケーブルモデムでは、前述の如く54MHz〜860MHz帯のCATVの空きチャネルを利用して下りのデータ信号を送出しているのに対して、STBでは別の帯域の70MHz〜130MHzの周波数が用いられている。

【0029】図12はSTBの概略ブロック図であり、HPF1とバッファ増幅器35との間には下りデータ信号を分岐するための分岐回路37が設けられており、分岐された下りデータ信号はOOB（Out Of Band）端子38に出力される。それ以外の構成は図11と同じである。

【0030】この図12に示したSTBにおいても、CATV信号が上り信号が5MHz〜42MHz、下り信号が54MHz〜860MHzにて運用され、入力端子11よりケーブルの回線に接続される。STBから送信された上り信号はCATV局のデータレシーバにて受信され、センターのコンピュータに入力される。

【0031】STBの内部では、上り信号がデータ端子15にQPSK送信機（図示せず）からのQPSKされたデータ信号が導入される。このデータ信号はセンター

のコンピュータによりCATV回線を介してSTBに導入されてSTB内部のCPU（図示せず）によって処理された後、QPSK変調器に与えられる。それ以外の動作は、図11で示したケーブルモデム用チューナと同じであり、STBにおいても前述のケーブルモデム用チューナと同じ課題を有している。

【0032】それゆえに、この発明の主たる目的は、消費電力量を削減することのできるCATV用チューナを提供することである。

【0033】この発明の他の目的は、信号信号歪みを軽減することのできるCATV用チューナを提供することである。

【0034】

【課題を解決するための手段】請求項1に係る発明は、CATV局へデータ信号を送出するためのアップストリーム回路と、CATV局からの多波の下り信号をデータ信号を除去しながら導入するためのハイパスフィルタと、ハイパスフィルタにより導入された下り信号を受信するための受信部とを備えたCATV用チューナであって、受信部は、下り信号を受けて所定の利得で減衰させた後に増幅して出力する利得制御手段と、利得制御手段からの出力信号を受けて、異なる周波数帯域による各系統ごとの周波数信号を抽出する高周波増幅部と、高周波増幅部から出力された信号を各系統について所定の中間周波数の信号に変換して出力する周波数変換回路と、周波数変換回路からの出力信号を増幅して出力する中間周波数増幅回路とを備えて構成される。

【0035】請求項1によれば、下り信号は受信部の入力部にて所定の利得で減衰された後に増幅され、高周波増幅部に各系統ごとに所望の周波数信号が抽出されて増幅された後に、各系統について周波数変換回路にて所望の中間周波数信号に変換され、中間周波数増幅回路で増幅されて出力される。

【0036】したがって、下り信号は入力部および高周波増幅部における増幅に先立って所定の利得にて減衰されるので、多波信号の下り信号が強信号の入力レベルで受信されたとしても、増幅のための後段回路部に強信号のレベルで下り信号が入力した信号歪みが発生するのが抑制される。また、増幅のための後段回路部への入力信号レベルを低くできて、高周波増幅回路における消費電流を削減できる。

【0037】請求項2に係る発明では、請求項1のCATV局から多波の下り信号とは異なる帯域の下りデータ信号がケーブルを介して受信部に入力されていて、受信部は下りデータ信号を分岐して出力する分岐回路を含むことを特徴とする。

【0038】したがって、請求項2に係る発明では、分岐された下りデータ信号によりチューナ部とは関係なくCATV局との間でデータ通信を行なうことができる。

【0039】請求項3に係る発明では、請求項1または

2の高周波増幅部は、利得制御手段からの出力信号を受けて、周波数帯域により複数系統に選択して出力する入力選択回路と、複数系統のそれぞれについて設けられ、入力選択回路で選択された各系統の信号を入力して所望の周波数に同調して出力する高周波増幅入力同調回路と、複数系統について共通して1系統のみ設けられ、高周波増幅入力同調回路のそれぞれからの出力信号を増幅して出力する高周波増幅回路と、高周波増幅回路からの出力信号を受けて複数系統に選択的に出力する出力選択回路と、複数系統のそれぞれについて設けられ、出力選択回路から選択して出力された各系統の信号を入力して所望の周波数に同調して出力する高周波増幅出力同調回路とを含むことを特徴とする。

【0040】請求項3によれば、従来のように複数系統のそれぞれについて高周波増幅回路を設ける必要がなく、この高周波増幅回路を設けるだけでよく、消費電流の低減と、チューナを構成する回路部品点数の削減によるコスト削減が可能となる。

【0041】請求項4に係る発明では、請求項1または2の高周波増幅部は、入力部からの出力信号を入力して周波数帯域により複数系統に選択して出力する入力選択回路と、複数系統のそれぞれについて少なくとも2系統設けられ、入力選択回路で選択された少なくとも2系統の信号が入力され、所望の周波数以外の周波数を遮断する高周波フィルタ回路と、複数系統について共通して1系統のみ設けられ、フィルタ回路からの出力信号を増幅して出力する高周波増幅回路と、高周波増幅回路からの出力信号を受けて少なくとも2系統の信号に選択して出力する出力選択回路と、複数系統のそれぞれについて設けられ、出力選択回路から出力された少なくとも2系統の信号を受け、複数系統のそれぞれの所望の周波数に同調して出力する高周波増幅出力選択回路とを含むことを特徴とする。

【0042】したがって、従来では複数系統のそれぞれについて高周波増幅入力同調回路と高周波増幅回路とを設けていたのに対し、少なくとも2系統の高周波フィルタ回路と、1系統の高周波増幅回路を設けるだけでよく、消費電流の低減と、回路部品点数の削減によるコスト削減が可能となる。

【0043】請求項5に係る発明では、請求項3または4の利得制御手段は、下り信号を入力して所定の利得で減衰させて出力する減衰回路と、減衰回路の出力信号を入力して広帯域にわたり増幅して出力するバッファ増幅回路とを含む。

【0044】したがって、請求項5では、バッファ増幅回路において歪みを生じることなく、下り信号を広帯域にわたり増幅することができて、チューナにおける信号受信時の信号歪みが改善される。

【0045】請求項6に係る発明では、請求項1から4のいずれかにおける所定利得は、高周波増幅部における

入力信号レベルに基づいて可変設定されることを特徴とする。

【0046】したがって、利得制御手段における信号の減衰量を後段の高周波増幅部における入力信号レベルに基づいて決定できるので、高周波増幅部に印加される下り信号のレベルを高周波増幅部が信号歪みを生じさせないように安定動作するレベルに設定できる。その結果、高周波増幅部にて下り信号が強レベルで入力して、信号伝送時の歪みが生じることが回避される。

【0047】請求項7に係る発明では、請求項4から6のいずれかにおける入力選択回路および出力選択回路の少なくともいずれか一方は、入力信号のレベルに基づいて動作する複数のスイッチング素子と、複数のスイッチング素子の動作に応じて切替制御される複数のインダクタ素子とを含み、複数のスイッチング素子の動作に応じた複数のインダクタ素子の切替制御により入力信号が複数系統に選択的に出力される。

【0048】したがって、請求項7に係る発明では、スイッチングダイオード素子の動作によるインダクタ素子の切替により、系統の切替に要する回路構成を簡略化でき、部品点数の削減によるコスト低下と消費電流の削減が可能となる。

【0049】請求項8に係る発明では、請求項4の高周波フィルタ回路は、それぞれの遮断周波数が可変のハイパスフィルタとローパスフィルタの組合せ回路を含む。

【0050】また、請求項9に係る発明では、請求項2または4の高周波増幅器はバイポーラトランジスタまたはデュアルゲートトランジスタを含む。

【0051】

【発明の実施の形態】以下、この発明の実施の形態について説明する。

【0052】図1は、この発明の実施の形態によるケーブルモデム用チューナのブロック図である。図1においてケーブルモデム用チューナはCATV入力端子11、データ端子10、HPF1、PINアッテネータ回路33、回路33に関連のAGCドライバ34およびAGC端子36、バッファ増幅器35、入力切替回路2、14および22、UHF、VHF HIGH BANDおよびVHF LOW BAND高周波増幅器3、15および23、高周波増幅器32、高周波増幅出力切替回路29~31、UHF、VHF HIGH BANDおよびVHF LOW BAND高周波増幅出力同調回路5、17および25、UHF混合回路6およびVHF混合回路28、UHF、VHF HIGH BANDおよびVHF LOW BAND発振回路7、13および8、PLL選局回路27、IF増幅回路19および21、SAWフィルタ20およびIF出力端子12を含む。

【0053】図1の構成において図11の従来の構成と比較して異なる点は、HPF1とバッファ増幅器35との間にPINアッテネータ回路33が設けられた点と、

従来の3個の高周波増幅器4、16および24が1個の高周波増幅器32で代替された点と、入力切替回路2、14および22、ならびに高周波増幅入力同調回路300、150および230が、入力切替回路2、14および22ならびに高周波増幅入力同調回路3、15および23で代替された点と、および高周波増幅出力同調回路50、170および250が高周波増幅出力同調回路5、17および25で代替された点と混合回路6、18および26が混合回路6と28に削減された点にある。図1の他の構成は図11のそれと同じであり詳細説明は省略する。

【0054】図1においてPINアッテネータ回路33の減衰量はAGCドライバ34の制御により決定される。AGCドライバ34はAGC端子36から与えられるAGC電圧に応じた減衰量で動作するようにPINアッテネータ回路33を制御する。

【0055】図2は、図1のPINアッテネータ回路33、AGCドライバ34およびAGC端子36による具体的な回路構成例を示す図である。

【0056】一般に、PINアッテネータ回路33の構成としては種々提案されているがここでは簡単な回路例としてPINダイオードDを含んだ図2のものが示される。すなわちAGC端子36に与えられたAGC電圧 V_{AGC} はAGCドライバ34と抵抗 R_1 とを介してPINダイオードDへ印加されるので、PINダイオードDがオン動作して抵抗 R_2 を介して電流がHPF1からバッファ増幅器35方向へ流れる。PINダイオードDは電流の関数となる抵抗値を有する素子であるからAGC電圧 V_{AGC} をレベル低下させることによりダイオードDは抵抗性を有するようになり、結果としてHPF1側から与えられる入力信号レベル（受信信号レベル）はPINアッテネータ回路33においてAGC電圧 V_{AGC} のレベルに従う減衰量で減衰されて、バッファ増幅器35に与えられる。なお、AGC電圧 V_{AGC} は後段の高周波増幅器32の入力信号であって、ここに用いられているデュアルゲート型MOSFETのゲートに印加される信号のレベルに基づいて可変設定される。

【0057】CATV信号として多波信号が同一レベルで同時に入力端子11に入力（受信）されると後段の高周波増幅器32に用いられているデュアルゲート型MOSFETのゲートに印加される信号レベルが60dB μ 以上の強信号レベルとなって、該ケーブルモデム用チューナにおける信号伝送時に相互変調歪または混合変調歪が発生する。しかし、図1の構成ではAGC電圧 V_{AGC} のレベルに従うPINアッテネータ回路33の減衰処理により高周波増幅器32に対して強信号レベルで信号入力がされないようにすることができるから、これらの伝送歪も効果的に改善される。

【0058】またバッファ増幅器35における消費電流を軽減するためAGC動作を従来の高周波増幅器ではな

くバッファ増幅器 35 の前段において PIN ダイオード D を用いた AGC 回路である PIN アッテネータ回路 33、または同等の回路を用いて AGC 動作を作用させる。これにより、高周波増幅器 32 を多波信号の入力レベルが 0 dBmV 以下で動作させることが可能となって高周波増幅器 32 の素子に多くの電流を流さずとも十分に良好な歪特性が得られる。

【0059】これにより、図 1 の構成ではケーブルモデム用チューナにおける伝送歪に関し 1〜3 dB の改善効果がある。特に VHF LOW BAND の比較的低い受信周波数帯域において伝送歪の改善が顕著である。

【0060】図 3 は、図 1 において適用される高周波増幅器 32 に関連したバンド切替のための回路構成を示す図である。

【0061】図 1 では図 11 の 3 個の高周波増幅器 4、16 および 24 から 1 個の高周波増幅器 32 に削減されたのに伴い、各バンドの入力信号の切替は SW (スイッチング) ダイオードによるインダクタの切替に従う図 3 の回路で実現される。これにより図 11 の場合に比較して図 1 の構成では高周波増幅器が 1 回路に低減され、またバンド切替を SW ダイオードによるインダクタの切替による回路によるものとしたことで該ケーブルモデム用チューナを構成する回路部品点数の削減が可能となる。具体的には図 11 の構成に比較して回路部品点数を 5〜10%削減できる。

【0062】図 3 においては、入力切替回路 2、14 および 22 はダイオード d1〜d4 の ON/OFF 動作によりインダクタ L1〜L6 を切替える回路構成に相当する。

【0063】UHF 高周波増幅入力同調回路 3 は可変容量ダイオード DT1 とインダクタ L1 および L2 とで構成され、VHF HIGH BAND 高周波増幅入力同調回路 15 は可変容量ダイオード DT1 とインダクタ L1、L3 および L5 で構成され、VHF LOW BAND 高周波増幅入力同調回路 23 は可変容量ダイオード DT1 とインダクタ L1、L3 および L5、ならびにインダクタ L2、L4 および L6 で構成される。

【0064】同様にして、高周波増幅出力切替回路 29、30 および 31 は SW ダイオード D1〜D3 の ON/OFF 動作によりインダクタ L1〜L6 を切替える回路構成に相当する。

【0065】UHF 高周波増幅出力同調回路 5 は可変容量ダイオード DT とインダクタ L1 と L2 で構成される。VHF HIGH BAND 高周波増幅出力同調回路 17 は可変容量ダイオード DT とインダクタ L1、L3 および L4 で構成される。VHF LOW BAND 高周波増幅出力同調回路 25 は可変容量ダイオード DT とインダクタ L1 と L3 と L5 ならびに L4 と L6 にて構成される。

【0066】ここでは、高周波増幅入力および出力切替

回路を複数の SW ダイオードと複数のインダクタで構成したが、一方の切替回路のみを複数の SW ダイオードと複数のインダクタで構成し、他方の切替回路は従来と同様な構成であってもよい。この場合でも、回路構成部品は削減され消費電流も削減される。

【0067】動作において上り信号である QPSK 変調されたデータ信号はアップストリーム回路 9 を通じ、入力端子 11 に接続される図示されないケーブルへ送出される。

【0068】他方、ケーブルからの下り信号は HPF1 を通過の後 PIN アッテネータ回路 33 で所定レベル減衰されてバッファ増幅器 35 にて受信帯域 (54〜860 MHz) が増幅される。その後、入力切替回路 2、14 および 22 に入り B1〜B3 バンドの各回路に切替えられる。

【0069】入力切替回路 2、14 および 22 は図 3 に示されたように SW ダイオードによる切替が採用されている。

【0070】各バンドはそれぞれ受信チャンネルに応じて動作状態となり他のバンドは動作しないように構成される。

【0071】たとえば UHF BAND のチャンネル受信時は回路 1〜回路 3、回路 5〜回路 7、回路 9、回路 19〜21、回路 27、回路 29 および回路 32〜35 の機能が動作状態となり回路 8、回路 13〜15、回路 17、回路 22 および 23、回路 25、回路 28、回路 30〜31 の動作は停止する。同様に VHF HIGH BAND の受信時は回路 1、回路 9、回路 13〜15、回路 17、回路 19〜21、回路 27 および 28、回路 30、および回路 32〜35 の機能が動作状態となり、回路 2 および 3、回路 5〜8、回路 22 および 23、回路 25、回路 29 および回路 31 は動作が停止する。VHF LOW BAND の受信時は回路 1、回路 8 および 9、回路 19〜23、回路 25、回路 27 および 28、回路 31 および回路 33〜35 の機能が動作状態となり、回路 2 および 3、回路 5〜7、回路 13〜15、回路 17 および回路 30 は動作が停止する。これら一連の動作は、図示されない CPU より PLL 選局回路 27 に選局データが与えられて従来と同様にした機能の切替動作制御により行なわれる。

【0072】次に、各バンドの動作状態を説明する。CATV 信号は HPF1 および PIN アッテネータ回路 33 およびバッファ増幅器 35 を通過の後、入力切替回路 2、14 および 22 に入り、ここでバンド切替が行なわれて高周波増幅入力同調回路 3、15 および 23 のそれぞれにおいてチャンネル選局が行なわれる。

【0073】次に、高周波増幅器 32 において増幅された後、高周波増幅出力切替回路 29、30 および 31 によりそれぞれバンド切替が行なわれて、高周波増幅出力同調回路 5、17 および 25 のそれぞれにて受信信号が

導出される。

【0074】混合回路6および28、ならびに局部発振回路7、8および13において高周波増幅回路より導出された信号は周波数変換されて中間周波数増幅回路19に与えられて増幅されてSAWフィルタ20を通過した後、再度、1F増幅回路21にて増幅されて1F出力端子12を介して外部に出力される。当該動作は各バンドにおいて共通である。

【0075】上述したように図1のケーブルモデム用チューナでは高周波増幅器を構成する回路素子を従来の3個から1個に削減し、さらにこれに関連の切替回路の構成をSWダイオードによるインダクタの切替による極めて簡略化されたものとしたことにより、高周波増幅器における消費電力を削減でき、また切替回路における消費電流を削減できる。

【0076】またPINダイオードDを用いたAGC回路のPINアッテネータ回路33を信号入力側回路に配置し、その後段にバッファ増幅器35および高周波増幅器32が設けられる構成としたことにより、受信信号における相互変調歪および混合変調歪を従来性能を低下させずに改善することができた。

【0077】つまりバッファ増幅器35の前段にてPINアッテネータ回路33が動作するので入力信号（受信信号）に関して許容入力レベルが従来に比べて改善される。具体的には、CATV信号である多波信号（130CW（Carrier Wave）信号）が受信されて+10〜+15dBmVのレベルにて入力された場合、バッファ増幅器35の前段にてPINアッテネータ回路33がない構成では相互変調歪および混合変調歪が-40〜-50dBc以上であるのに対して、PINアッテネータ回路33がある図1の構成では相互変調歪および混合変調歪が-55dBc〜-60dBc以上となるから受信信号について十分に歪みの低減が図られて、入力信号の許容入力レベルが改善される。

【0078】図4はこの発明をSTBに適用した例を示す図である。図4において、図1に示したHPF1とPINアッテネータ回路33との間には分岐回路37が設けられる。この分岐回路37により下りデータ信号が分岐されてOBB端子38に出力される。その他の構成は図1と同じである。

【0079】したがって、図4に示したSTBにおいても、AGC電圧V_{AGC}のレベルに従うPINアッテネータ回路33の減衰処理により、高周波増幅器32に対して強信号レベルで信号入力されないようにすることができるので、これらの伝送歪も効果的に改善できる。また、PINアッテネータ回路33を動作させることにより、高周波増幅器32の多波信号の入力レベルが0dBmV以下で動作させることが可能となつて、高周波増幅器32の素子に多くの電流が流されても十分に良好な歪み特性を得ることができる。

【0080】図5はこの発明の他の実施形態のSTBの概略ブロック図であり、図6は図5の要部の具体的な回路図である。

【0081】前述の図1および図4に示した実施形態は、UHFバンド、VHF Highバンド、VHF Lowバンドのように各バンドごとに同調させて1つの高周波増幅器32で増幅し、出力側にも各バンドごとに同調回路を設けるようにした。これに対して、図5および図6に示した実施形態は、帯域可変フィルタを用いてUHFバンド、VHF Highバンド、VHF Lowバンドの信号を抽出して高周波増幅する。

【0082】すなわち、図5において、HPF1とアップストリーム回路9と分岐回路37とPINアッテネータ回路33とAGCドライバ34とバッファ増幅器35は図4の構成と同じであり、またUHF混合回路6やVHF混合回路28以降の構成の図示を省略している。入力切替回路2はUHF可変型イメージトラップ回路39とVHF HIGH、LOW可変型イメージトラップ40の入力を切替える。UHF可変型イメージトラップ回路39はUHFバンドの470MHz〜860MHz以外の周波数をトラップする。VHF HIGH、LOW可変型イメージトラップ40はVHF Highバンドの170MHz〜470MHzとVHF Lowバンドの54MHz〜170MHz以外の周波数をトラップする。したがって、VHF HIGH、LOW可変型イメージトラップ40は54MHz〜470MHzの帯域の信号を抽出する。そのうち、VHF HIGH BAND HPF42は170MHz〜470MHzの帯域の信号を抽出して高周波増幅器32に与える。VHF LOW BAND入力回路41によってVHF Lowバンドが選択されたとき、VHF HIGH、LOW可変型イメージトラップ40は54MHz〜170MHzの帯域のVHF Lowバンドの受信信号を抽出する。

【0083】図6は図5の入力切替回路2と14以降の具体的な回路図を示しており、スイッチングダイオードd1〜d6は図5の入力切替回路2、14を構成している。UHFバンドを選択するUHF可変型イメージトラップ回路39は、イメージトラップ可変容量ダイオードD1とコイルL1〜L3、L6とコンデンサC1〜C4によって構成されている。コイルL1は整合用コイルであり、コイルL3はUHFイメージトラップ用コイルであり、コイルL2とコンデンサC3はUHFバンドのLPFを構成し、コンデンサC2とC4とコイルL6はUHFバンドのHPFを構成している。コンデンサC1、C2は直流阻止用コンデンサであり、抵抗R3は可変容量ダイオードD1のバイアス抵抗であり、抵抗R1とR2はスイッチングダイオードd2とd1のバイアス抵抗である。

【0084】VHF HighバンドおよびVHF Lowバンドを選択するVHF HIGH、LOW可変型

イメージトラップ回路 40 は、イメージトラップ可変容量ダイオード D2 とコイル L13, L17, L18 とコンデンサ C7 とスイッチングダイオード d3 と d4 とによって構成される。VHF Low バンドは、イメージトラップ用可変容量ダイオード D2 とコイル L12, L16 ~ L18 と、コンデンサ C7, C8, C24 とによって選択される。

【0085】ここで、L13 は VHF High バンドのイメージトラップ用コイルであり、コイル L12 は VHF Low バンドのイメージトラップ用コイルであり、コイル L17 は整合用コイルであり、コイル L18 とコンデンサ C7 は VHF High バンドの LPF を構成し、コンデンサ C24 と C8 とコイル L16 は VHF HIGH BAND HPF 42 を構成している。コンデンサ C6, C10, C25, C26 は直流阻止用コンデンサを示し、コンデンサ C27 はバイパスコンデンサであり、抵抗 R21 は可変容量ダイオード D2 のバイアス抵抗である。

【0086】図 5 に示した高周波増幅出力切替回路 29 は図 6 に示すスイッチングダイオード d9 からなり、高周波増幅出力切替回路 30 はスイッチングダイオード d10 からなる。UHF 高周波増幅出力同調回路 5 は可変容量ダイオード D4, D5 とコイル L4, L5 とコンデンサ C12 と C13 からなる複同調回路によって構成される。

【0087】また、図 5 の VHF HIGH BAND 高周波増幅出力同調回路 17 は、図 6 に示す可変容量ダイオード D9, D11 とコイル L9, L10 とコンデンサ C17, C18 からなる VHF High バンドの複同調回路によって構成されており、VHF LOW 高周波増幅出力同調回路 25 は、可変容量ダイオード D9, D11 とコイル L9, L10, L14, L15 とコンデンサ C22, C23 からなる VHF Low バンドの複同調回路によって構成される。

【0088】なお、コイル L7, L8 は高周波チョークコイルであり、C15 は結合用コンデンサであり、コンデンサ C14, C17, C19 は直流阻止用コンデンサであり、コンデンサ C11, C21, C22, C23 はバイパスコンデンサあり、抵抗 R10, R13 はダンピング抵抗であり、抵抗 R11, R12, R14, R15, R16, R17 は可変容量ダイオード D3, D4, D5, D6, D9, DD11, D12 のバイアス抵抗である。

【0089】なお、電源端子 P1 には同調電圧が与えられ、電源端子 P2 には UHF バンドの選択電圧が与えられ、電源端子 P3 には VHF Low バンドの選択電圧が与えられ、電源端子 P4 には VHF High バンドの選択電圧が与えられる。これらは、図示しない CPU より図 1 に示した PLL 選局回路 27 に選局データが送出され、これに基づいてチャネル選局が行なわれると同

時に、バンド特性に応じてバンド切替の入力切替回路が動作し、各バンドの選択電圧の切替が行なわれることで実現される。

【0090】次に、図 5 および図 6 の各バンドの動作状態について説明する。CATV 信号は図 1 および図 4 と同様に、HPF1, 分岐回路 37, PIN アッテネータ回路 33 を介してバッファ回路 35 に与えられる。PIN アッテネータ回路 33 では、AGC 端子 36 に与えられた AGC 電圧 V_{Agc} に基づいて、AGC ドライバ 34 によって PIN アッテネータ回路 33 の減衰量が制御される。

【0091】バッファ増幅器 35 の出力は入力切替回路 2 に含まれるスイッチング用ダイオード d1 ~ d6 によってバンド切替が行なわれる。電源端子 P2 に UHF バンドの選択電圧が与えられたときには、スイッチングダイオード d1 と d9 が導通し、コイル L2 とコンデンサ C3 からなる LPF とコンデンサ C2 と C4 とコイル L6 とからなる HPF とによって 470 MHz ~ 860 MHz の UHF バンドが選択される。そして、この帯域の信号が高周波増幅器 32 で高周波増幅され、高周波増幅出力切替回路 29 に与えられる。高周波増幅出力切替回路 29 のスイッチングダイオード d9 は UHF バンドの選択電圧によって導通しており、UHF 高周波増幅出力同調回路 5 の可変容量ダイオード D4, D5 とコイル L4, L5 とコンデンサ C12 と C13 とからなる複同調回路によって同調され、受信信号が UHF 混合回路 6 に出力される。

【0092】電源端子 P4 に VHF High バンドの選択電圧が与えられると、スイッチングダイオード d5, d3, d2, d4 が導通し、VHF HIGH, LOW 可変型イメージトラップ 40 に含まれるコイル L18 とコンデンサ C7 からなる LPF と、コンデンサ C8, C24 とコイル L16 からなる HPF とによって 170 MHz ~ 470 MHz のバンドが選択され、高周波増幅器 32 で増幅される。高周波増幅出力切替回路 30 のスイッチングダイオード d8 は VHF High バンドの選択電圧によって導通しており、VHF HIGH BAND 高周波増幅出力同調回路 17 に含まれる可変容量ダイオード D9, D11 とコイル L9, L10 とコンデンサ C17, C18 から構成される複同調回路に同調され、受信信号が VHF 混合回路 28 に出力される。このとき、スイッチングダイオード d10, d11 が導通しており、コイル L14, L15 は短絡されている。

【0093】電源端子 P3 に VHF Low バンドの選択電圧が与えられると、VHF LOW BAND 入力回路 41 に含まれるスイッチングダイオード d4 が導通し、コンデンサ C8, C24 とコイル L16 とからなる HPF が短絡され、コイル L18 とコンデンサ C7 とからなる LPF によって VHF Low バンドの 54 MHz ~ 170 MHz が選択される。また、VHF Low

17

バンド選択電圧によってスイッチングダイオード d 1, d 6 が導通し、VHF HIGH BAND 高周波増幅出力同調回路 17 に含まれる可変容量ダイオード D 9, D 12 とコイル L 9, L 10 と VHF LOW BAND 高周波増幅出力同調回路 25 に含まれるコイル L 14, L 15 からなる複同調回路によって同調され、受信信号が VHF 混合回路 28 に出力される。

【0094】UHF 混合回路 6 と VHF 混合回路 28 以降の動作は図 1 と同じであるので、その詳細な説明は省略する。

【0095】上述のごとく図 5 および図 6 の実施形態では、帯域可変フィルタを用いて、UHF バンド、VHF High バンド、VHF Low バンドの信号を抽出し、高周波増幅器 2 で高周波増幅できるので回路構成を簡略化でき、消費電力を低減できる。

【0096】図 7 はこの発明の他の実施形態の概略ブロック図であり、図 8 は図 7 の要部の具体的な回路図である。

【0097】この図 7 および図 8 に示した実施形態は、図 5 および図 6 に示した入力切替回路 14 を削除し、UHF 可変型イメージトラップ 39 および VHF HIGH, LOW 可変型イメージトラップ回路 40 に代えて、UHF 入力同調回路 41 と VHF HIGH BAND 入力同調回路 46 と、VHF LOW BAND 入力同調回路 43 を設けたものであり、その他の構成は図 5 および図 6 と同じである。

【0098】入力切替回路 2 はスイッチングダイオード d 1 ~ d 6 を含み、電源端子 P 2 ~ P 4 に与えられる UHF バンドの選択電圧、VHF Low バンドの選択電圧および VHF High バンドの選択電圧に応じて導通し、UHF バンド、VHF High バンド、VHF Low バンドが切替えられる。UHF 入力同調回路 41 は、可変容量ダイオード D 3 とコイル L 2, L 3 とコンデンサ C 6 とスイッチングダイオード d 4 によって構成されていて、UHF バンドに同調する。

【0099】VHF HIGH BAND 入力同調回路 46 は、可変容量ダイオード D 3 と、コイル L 2, L 3, L 7 とコンデンサ C 7, C 5 とスイッチングダイオード d 5 とによって構成されて VHF High バンドに同調し、VHF LOW BAND 入力同調回路 43 は可変容量ダイオード D 3 とコイル L 2, L 3, L 7, L 12 によって構成されて VHF Low バンドに同調する。

【0100】なお、図 8 において、D 1 はイメージトラップ可変容量ダイオードであり、D 2 は整合用可変ダイオードであって、図 7 の可変型イメージトラップ回路 45 を構成している。コイル L 1 は UHF, VHF High バンドの整合用コイルであり、コイル L 6 は VHF Low バンドの整合用コイルであり、L 3 はチョークコイルである。コンデンサ C 1, C 2, C 10 は直流阻

18

止用コンデンサであり、コンデンサ C 3, C 4, C 5, C 6, C 9 はバイパスコンデンサであり、コンデンサ C 8 は結合用コンデンサである。抵抗 R 1, R 5, R 7 はスイッチングダイオードのバイアス抵抗であり、抵抗 R 2, R 3, R 4 は可変容量ダイオードのバイアス抵抗であり、抵抗 R 8, R 9 は高周波増幅器のゲートバイアス抵抗である。

【0101】電源端子 P 2 に UHF 同調電圧が与えられると、スイッチングダイオード d 4 が導通し、可変容量ダイオード D 3 とコイル L 2, L 3 とコンデンサ C 6 とからなる同調回路に UHF バンドが同調して受信信号が高周波増幅器 32 に与えられて高周波増幅される。

【0102】電源端子 P 4 に VHF High バンド選択電圧が与えられると、スイッチングダイオード d 3, d 5 が導通し、可変容量ダイオード D 3 とコイル L 2, L 3, L 7 とコンデンサ C 5 とからなる同調回路に VHF High バンドが同調し、受信信号が高周波増幅器 32 に与えられて高周波増幅される。

【0103】電源端子 P 3 に VHF Low バンド選択電圧が与えられると、スイッチングダイオード d 6 が導通し、可変容量ダイオード D 3 とコイル L 2, L 3, L 7, L 12 からなる同調回路に VHF Low バンドが同調し、受信信号が高周波増幅器 32 に与えられて高周波増幅される。それ以外の動作は図 5 および図 6 と同じである。したがって、この実施形態でも、回路構成を簡略化でき、低消費電力を実現できる。

【0104】図 9 はこの発明のさらに他の実施形態を示すブロック図であり、図 10 は図 9 の要部の具体的な回路図である。この図 9 および図 10 に示した実施形態は、新たに VHF 電源供給回路 44 を設けたものであり、それ以外の構成は図 7 および図 8 と同じである。VHF 電源供給回路 44 としては、VHF High バンド選択電圧がスイッチングダイオード d 7 とコイル L 8 と抵抗 R 13 を介して VHF High, Low バンド選択用のスイッチングダイオード d 8 に与える回路と、VHF Low バンド選択電圧がコイル L 13, L 8 と抵抗 R 13 を介してスイッチングダイオード d 8 に与える回路で構成されている。また、VHF HIGH BAND 高周波増幅出力同調回路 17 に含まれる同調回路は、可変容量ダイオード D 9, D 11 とコイル L 9, L 10 とコンデンサ C 17, C 18 によって構成されており、さらに整合用可変容量ダイオード D 10, D 12 を含んでいる。

【0105】この実施形態は、電源端子 P 4 に VHF High バンド選択電圧が与えられたとき、スイッチングダイオード d 7 とコイル L 8 と抵抗 R 13 を介してスイッチングダイオード d 8 が導通する動作以外は前述の図 7 および図 8 に示した実施形態と同じである。したがって、この実施形態でも回路構成を簡略化して、消費電力を少なくできる。

19

【0106】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0107】

【発明の効果】以上のように、この発明によれば、下り信号受信部の利得制御手段によって所定の利得で減衰した後に増幅し、高周波増幅部にて各系統ごとに所望の周波数に同調しながら増幅した後、各系統について周波数変換回路で所望の中間周波数信号に変換するようにしたので、下り信号は利得制御部および高周波増幅部における増幅に限らず所定の利得に減衰されるので、多波信号の下り信号が強信号の入力レベルで受信されたとしても、増幅のための後段回路部に強信号のレベルで下り信号が入力して信号歪みが発生するのを抑制できる。

【図面の簡単な説明】

【図1】 この発明の一実施形態におけるケーブルモデム用チューナのブロック図である。

【図2】 図1のPINアッテネータ回路とAGCドライバとAGC端子による具体的な回路構成を示す図である。

【図3】 図2に示した高周波増幅器に関連したバンド切替のための回路構成を示す図である。

【図4】 この発明の他の実施形態のSTBのブロック図である。

【図5】 この発明の他の実施形態のSTBのブロック図である。

【図6】 図5に示したSTBの主要な構成部分の具体的な回路図である。

【図7】 この発明のさらに他の実施形態のSTBのブ

20

ロック図である。

【図8】 図7に示した主要な構成部分の具体的な回路図である。

【図9】 この発明のその他の実施形態のSTBのブロック図である。

【図10】 図9に示した回路構成の要部の具体的な回路図である。

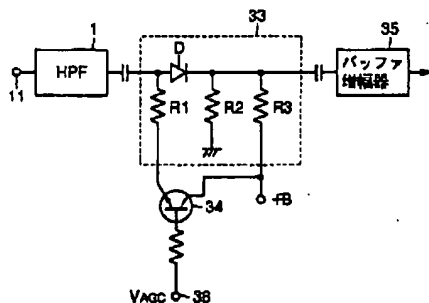
【図11】 従来のケーブルモデム用チューナのブロック図である。

【図12】 従来のSTBのブロック図である。

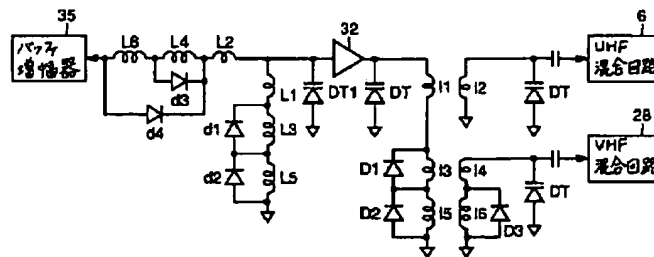
【符号の説明】

1 HPF、2, 14, 22 入力切替回路、3 UHF高周波増幅入力同調回路、5 UHF高周波増幅出力同調回路、6 UHF混合回路、7, 8, 13 局部発振回路、9 アップストリーム回路、15 VHF HIGH BAND高周波増幅入力同調回路、17 VHF HIGH BAND高周波増幅出力同調回路、19, 21 IF増幅回路、20 SAWフィルタ、23 VHF LOW BAND高周波増幅入力同調回路、25 VHF LOW BAND高周波増幅出力同調回路、28 VHF混合回路、29, 30, 31 高周波増幅出力切替回路、32 高周波増幅器、33 PINアッテネータ回路、34 AGCドライバ、35 バッファ増幅器、36 AGC端子、37 分岐回路、38 OB端子、39 UHF可変型イメージトラップ回路、40 VHF HIGH, LOW可変型イメージトラップ回路、41 VHF LOW BAND入力回路、42 VHF HIGH BAND HPF、43 VHF LOW BAND入力同調回路、44 VHF電源供給回路、45 可変型イメージトラップ回路、46 VHF HIGH BAND入力同調回路。

【図2】

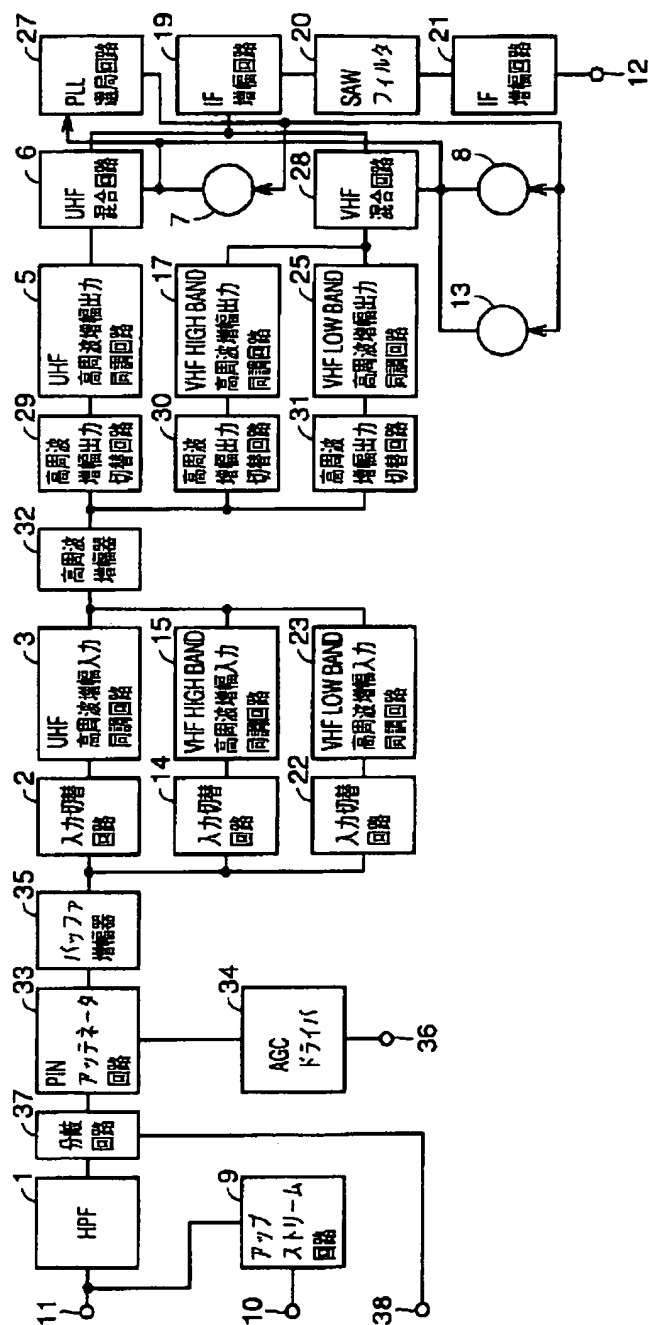


【図3】

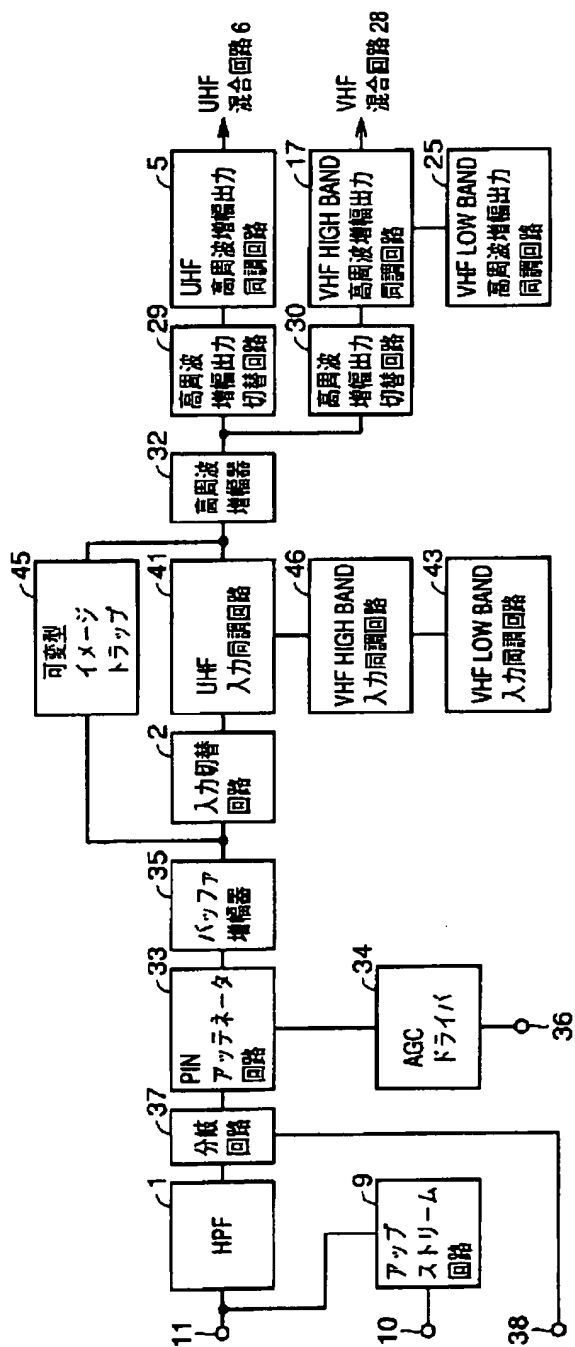


7. UHF発振回路
8. VHF LOW BAND発振回路
9. データ端子
10. データ端子
11. CATV入力端子
12. IF出力端子
13. VHF HIGH BAND発振回路
36. AGC端子

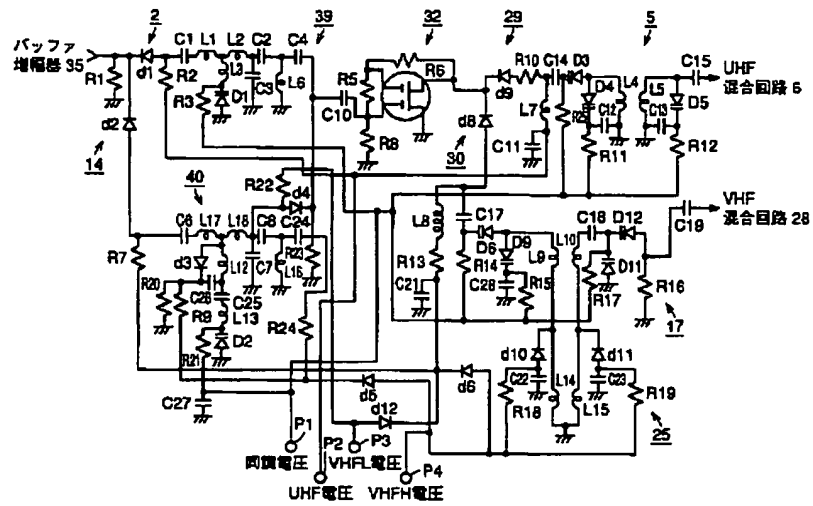
7. UHF 発振回路
8. VHF LOW BAND 発振回路
9. データ端子
10. VHF HIGH BAND 発振回路
11. CATV 入力端子
12. IF 出力端子
13. AGC 端子



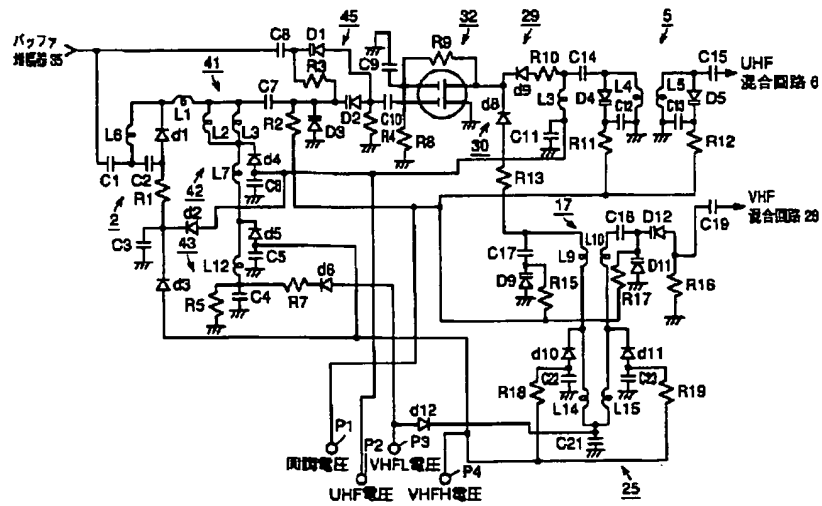
【図 7】



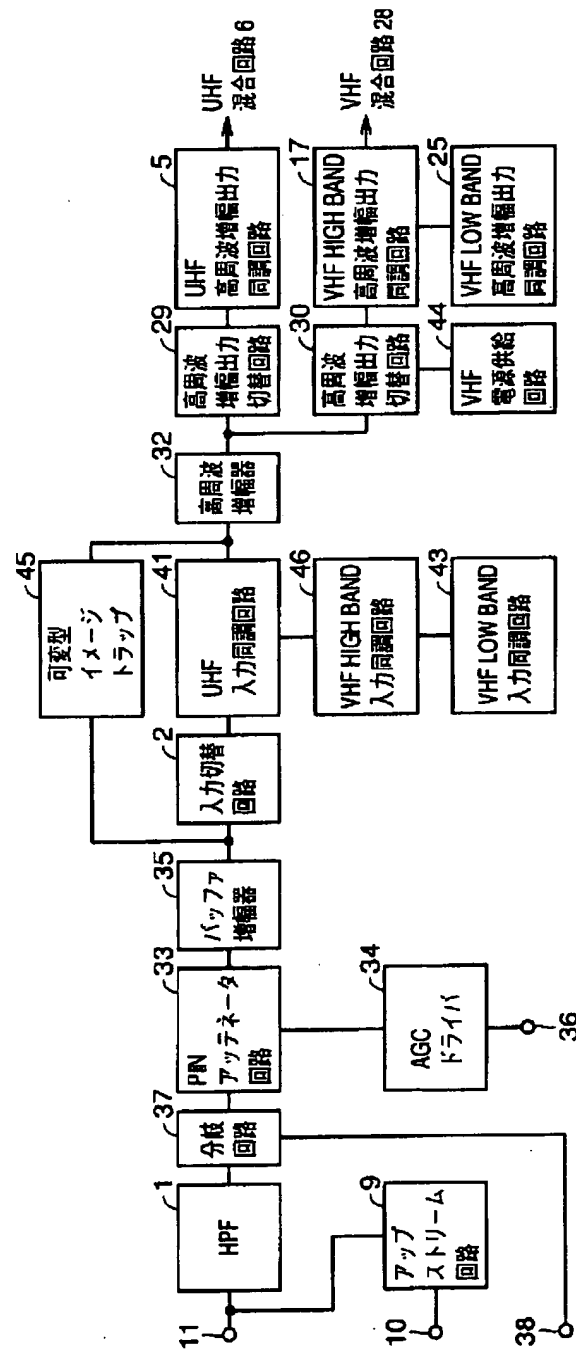
【図 6】



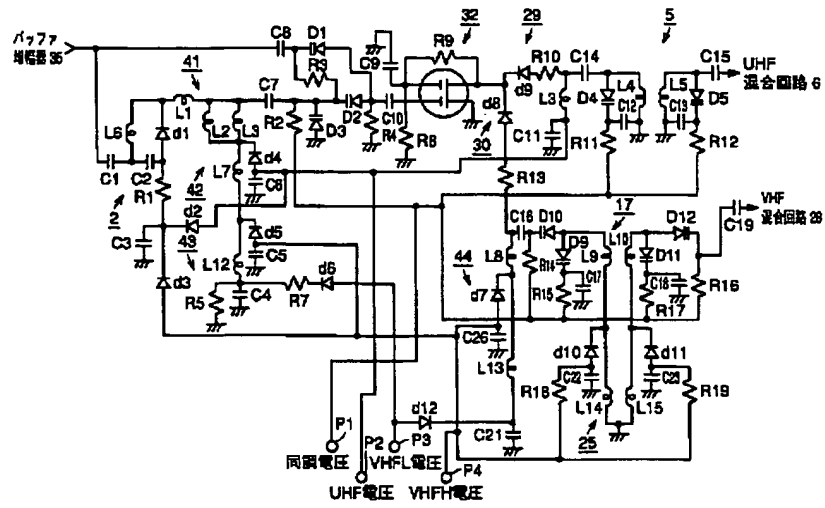
【図 8】



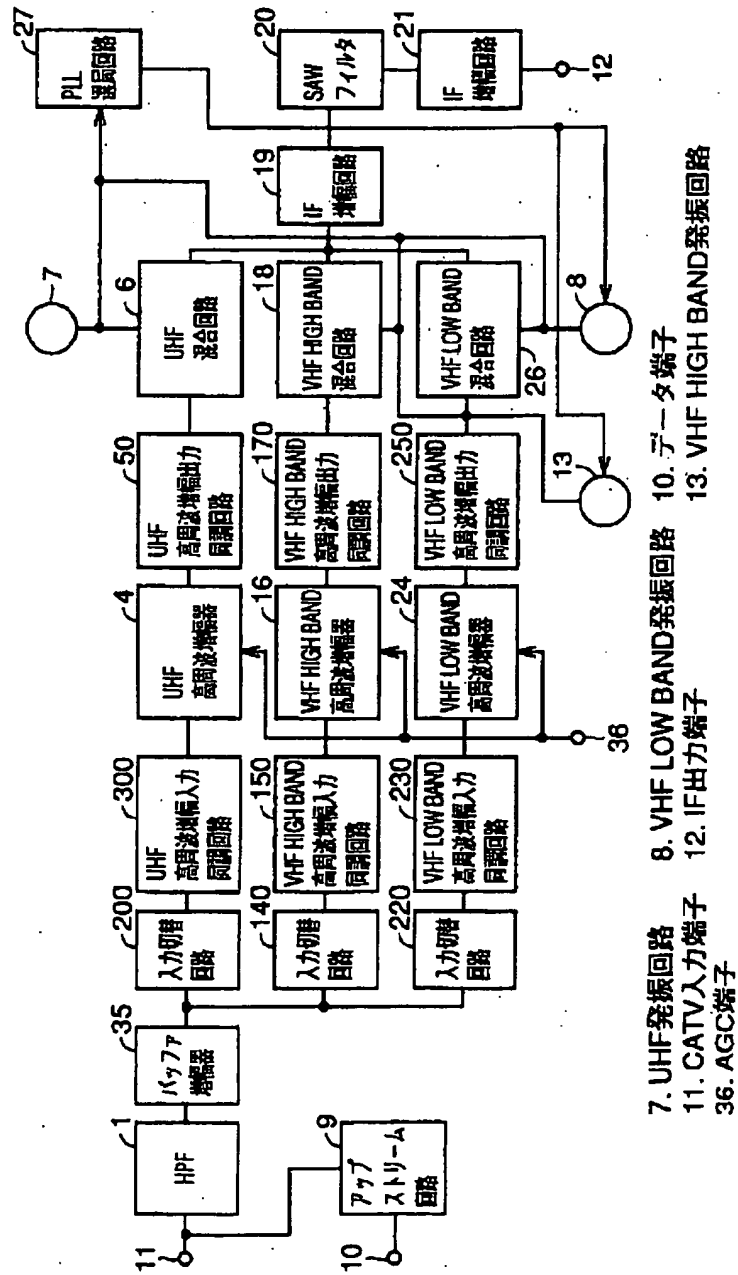
【図9】



【図10】



【図11】



- 7. UHF 発振回路
- 8. VHF LOW BAND 発振回路
- 9. データ端子
- 10. CATV 入力端子
- 11. IF 出力端子
- 12. VHF HIGH BAND 発振回路
- 13. AGC 端子

A